

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-176155
(P2002-176155A)

(43) 公開日 平成14年6月21日 (2002.6.21)

(51) Int.Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 1 L 27/12		H 0 1 L 27/12	B 5 F 0 5 2
21/02		21/02	B
21/20		21/20	
21/322		21/322	Y

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号 特願2000-373792 (P2000-373792)

(22) 出願日 平成12年12月8日 (2000.12.8)

(71) 出願人 000221122

東芝セラミックス株式会社
東京都新宿区西新宿七丁目5番25号

(72) 発明者 白井 宏

神奈川県秦野市曾屋30番地 東芝セラミッ
クス株式会社開発研究所内

(72) 発明者 鈴木 成和

神奈川県秦野市曾屋30番地 東芝セラミッ
クス株式会社開発研究所内

(74) 代理人 100101878

弁理士 木下 茂

最終頁に続く

(54) 【発明の名称】 貼り合わせSOIウエハの製造方法

(57) 【要約】

【課題】 トップシリコン層の形成用ウエハとベースシリコン層用のウエハとの接着精度が高く、しかも鏡面研磨後のトップシリコン層の厚さが0.1乃至0.2 μm 程度と薄い貼り合わせSOIウエハ基板を提供する。また、ベースシリコン層用ウエハに、強力なゲッター能力が付与され、トップシリコン層 (SOI層) が無欠陥の貼り合わせSOIウエハ基板を提供する。

【解決手段】 トップシリコン層用ウエハを加熱酸化して表面に酸化膜層を形成させた後、ベースシリコン層用ウエハを前記酸化膜層を介して接着し作製する貼り合わせSOIウエハの製造方法において、前記トップシリコン層用ウエハと前記ベースシリコン層用ウエハとを、予め、水素ガス雰囲気または不活性ガス混合水素ガス雰囲気中で、別々にアニーリング処理し、前記アニーリング処理後、その表面に酸化膜層を形成させたトップシリコン層用ウエハを、アニーリング処理された前記ベースシリコン層用ウエハに接着する。

【特許請求の範囲】

【請求項1】 トップシリコン層用ウエハを加熱酸化して表面に酸化膜層を形成させた後、ベースシリコン層用ウエハを前記酸化膜層を介して接着し作製する貼り合わせSOIウエハの製造方法において、前記トップシリコン層用ウエハと前記ベースシリコン層用ウエハとを、予め、水素ガス雰囲気または不活性ガス混合水素ガス雰囲気中で、別々にアニーリング処理し、前記アニーリング処理後、その表面に酸化膜層を形成させたトップシリコン層用ウエハを、アニーリング処理された前記ベースシリコン層用ウエハに接着することを特徴とする貼り合わせSOIウエハの製造方法。

【請求項2】 前記トップシリコン層用ウエハのアニーリング処理条件は、1050℃～1100℃の温度範囲で30分間以上、あるいは、1100℃～1200℃の温度範囲で1分間以上アニーリングする、但し、アニーリング時間は240分間を越えないものとし、かつ、900℃～1100℃の温度範囲における昇温速度を15℃/分以上に維持することを特徴とする請求項1に記載された貼り合わせSOIウエハの製造方法。

【請求項3】 前記トップシリコン層用ウエハのアニーリング処理での900℃～1100℃の温度範囲における昇温速度が20℃/分以上に維持されることを特徴とする請求項2に記載された貼り合わせSOIウエハの製造方法。

【請求項4】 前記ベースシリコン層用ウエハのアニーリング処理条件は、1050～1200℃の温度範囲で30分間以上アニーリングする、但し、アニーリング時間は240分間を越えないものとし、かつ、900℃～1100℃の温度範囲における昇温速度を30℃/分以下に維持することを特徴とする請求項1乃至請求項3のいずれかに記載された貼り合わせSOIウエハの製造方法。

【請求項5】 前記ベースシリコン層用ウエハのアニーリング処理での900℃～1100℃の温度範囲における昇温速度が20℃/分以下に維持されることを特徴とする請求項4に記載された貼り合わせSOIウエハの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体ウエハの製造方法に関し、より詳細には、トップシリコン層用ウエハを酸化膜層を介してベースシリコン層用ウエハに貼り合わせて作製される貼り合わせSOIウエハの製造方法に関する。

【0002】

【従来の技術】 半導体用のシリコンウエハ基板には、シリコンインゴットのスライシング、ベベリング、ラッピング各工程を経て作製されるプライム・ウエハ基板があるが、それ以外にも、エピタキシャル基板、SIMOX

(Silicon Impanted Oxide) 基板、貼り合わせ基板等、所謂SOI (Silicon On Insulator) ウエハ基板と呼ばれる基板を含めて種々の製造方法で作製される各種ウエハ基板がある。これら各種のウエハ基板の内、貼り合わせSOIウエハ基板は、IC (集積回路) の高集積・高性能化や放射線曝露耐性等に優れているため最近その使用が広がりつつある。

【0003】 この貼り合わせSOIウエハは、一般に、2枚のウエハの片方または両方に酸化膜を形成しておき、酸化膜を間にして2枚のウエハを貼り合わせる方法で作製される。多くの場合、鏡面加工されてSOI層となる側のシリコンウエハ、即ち、トップシリコン層用ウエハの片面側が加熱酸化され、この酸化膜を介してベースシリコン層用ウエハが接着される。前記接着 (貼り合わせ) は、通常、機械的に2枚のウエハを密着して800℃以上で熱処理することにより行われる。SOI層の形成は、貼り合わせウエハを化学・機械的研磨により鏡面加工して行う。即ち、図1 (a) に示すように、貼り合わせSOIシリコンウエハは、トップシリコン層用ウエハ2とベースシリコン層用ウエハ1を貼り合わせて作製され、前記したようにトップシリコン層用ウエハ2の表面を酸化して酸化層3を形成させ、この層3とベースシリコン層用ウエハ1の表面を重ね、熱処理することにより貼り合わせ、次いで貼り付けたトップシリコン層用ウエハの表面を研磨加工して仕上げられる。

【0004】 従来、研磨では、1μmより薄い厚さの均質なSOI層を作製することが困難であったが、最近では、より薄い厚さ (0.2μm程度) のものも得られるようになってきている。この貼り合わせSOI膜の結晶性はプライム・ウエハ等のバルクシリコンウエハと同等であるため、欠陥等の問題が少なく、今後益々その使用が広がるものと期待されている。

【0005】

【発明が解決しようとする課題】 しかしながら、従来法により作製された貼り合わせSOIウエハは、鏡面研磨加工等により形成されるトップシリコン層 (SOI層) の接着精度が必ずしも充分でないという課題を有し、この改善が求められている。即ち、貼り合わせSOIウエハは、接着精度が高い場合には、図1 (b) に示すように、ベースシリコン層用ウエハの形状と該貼り合わせ後の研削形状が一致し、厚さムラが無視できるほど小さくなる。しかしながら、前記した従来の製造法では、接着精度が悪く、図1 (c) に示すように、蛍光灯下で容易に観察できる程度の厚さムラ (シリコン層厚さ1.9μmで±0.12μm程度) を生じる。そのため、厚さの均質なSOI層を作製することが困難であった。また、最近では、ベースシリコン層用ウエハに、より強力なゲッター能力を付与することも要求されている。

【0006】 本発明は上記技術的課題を解決するために

なされたものであり、トップシリコン層の形成用ウエハとベースシリコン層用のウエハとの接着精度が良く、しかも鏡面研磨後のトップシリコン層の厚さが0.1～0.2 μm程度に薄い貼り合わせSOIウエハ基板を提供することを目的とするものである。また、本発明は、ベースシリコン層用ウエハに、強力なゲッター能力が付与され、トップシリコン層（SOI層）が無欠陥の貼り合わせSOIウエハ基板を提供することを目的とするものである。

【0007】

【課題を解決するための手段】本発明によれば、トップシリコン層用ウエハを加熱酸化して表面に酸化膜層を形成させた後、ベースシリコン層用ウエハを前記酸化膜層を介して接着し作製する貼り合わせSOIウエハの製造方法において、前記トップシリコン層用ウエハと前記ベースシリコン層用ウエハとを、予め、水素ガス雰囲気または不活性ガス混合水素ガス雰囲気中で、別々にアニーリング処理し、前記アニーリング処理後、その表面に酸化膜層を形成させたトップシリコン層用ウエハを、アニーリング処理された前記ベースシリコン層用ウエハに接

着することを特徴とする貼り合わせSOIウエハの製造方法が提供される。

【0008】ここで、前記トップシリコン層用ウエハのアニーリング処理条件は、1050℃～1100℃の温度範囲で30分間以上、あるいは、1100℃～1200℃の温度範囲で1分間以上アニーリングする、但し、アニーリング時間は240分間を越えないものとし、かつ、900℃～1100℃の温度範囲における昇温速度を15℃/分以上に維持することが望ましい。特に、前記トップシリコン層用ウエハのアニーリング処理での900℃～1100℃の温度範囲における昇温速度が20℃/分以上に維持されることが望ましい。

【0009】また、前記ベースシリコン層用ウエハのアニーリング処理条件は、1050～1200℃の温度範囲で30分間以上アニーリングする、但し、アニーリング時間は240分間を越えないものとし、かつ、900℃～1100℃の温度範囲における昇温速度を30℃/分以下に維持することが望ましい。特に、前記ベースシリコン層用ウエハのアニーリング処理での900℃～1100℃の温度範囲における昇温速度が20℃/分以下に維持されることが望ましい。

【0010】本発明の貼り合わせSOIウエハの製造方法は、貼り合わせに用いる前記トップシリコン層用ウエハと前記ベースシリコン層用ウエハとを、貼り合わせ前に、予め夫々アニーリング処理することを構成上の特徴としている。即ち、本発明にかかる方法は、トップシリコン層用ウエハとベースシリコン層用ウエハを、予め夫々水素アニーリング処理し、トップシリコン層用ウエハの場合は、水素アニーリング後、加熱酸化処理して酸化膜が形成される。一方、ベースシリコン層用ウエハは、

水素アニーリング後そのままの状態、該酸化膜が形成されたトップシリコン層用ウエハと従来と同様な方法により、接着される。

【0011】本発明にかかる上記水素アニーリング処理は、

- 1) 両ウエハ接着面の有機汚染やパーティクルを除去する、
- 2) マイクロラフネスを向上させる、
- 3) 表面近くに存在するBMD (Bulk micro defect) やCOP (Crystal originated particle) 等の欠陥を消滅あるいは低減させて、表面近くの結晶の完全性を向上させる等の諸特性向上の効果を奏し、これにより貼り付けSOIウエハの接着精度が向上する。

【0012】また、例えば、シリコンプライム・ウエハ（CZ法シリコンウエハ等）では、水素アニーリング処理に際して、ゲッター能力を上げるためには上記温度域での昇温速度を30℃/分以下することが望ましいが、前記昇温速度を30℃/分以下に低下させると、それに対応してBMD、COP等の微細欠陥の低減効果が低減するため、水素アニーリング処理でのBMD析出量を十分に低くコントロールすることができない。

【0013】これに対し、本発明にかかる貼り合わせSOIウエハでは、トップシリコン層用ウエハとベースシリコン層用ウエハで異なるアニーリング処理が可能であり、ベースシリコン層用ウエハのゲッター能力を単独で独自に調整できる。即ち、ベースシリコン層用ウエハの場合、900～1100℃の温度領域におけるウエハの昇温速度を、20℃/分以下、好ましくは30℃/分以下に低速調整することにより、該ウエハに、より高いゲッター能力を付与することができる。

【0014】また、トップシリコン層用ウエハの場合は、貼り付けSOIウエハにおいてトップシリコン部は、表面から0.1乃至0.2 μm程度の厚さの極薄い領域であり、表面、表層欠陥の低減、即ち、低格子間酸素濃度〔O_i〕化、表面のマイクロラフネスの低減等が要求される。このトップシリコン層用ウエハを900～1100℃の温度領域における該ウエハの昇温速度を15℃/分以上、好ましくは20℃/分以上の高速に昇温して水素アニーリングすることにより、微細欠陥を縮小または消滅させ、格子間酸素濃度〔O_i〕の外方拡散による消滅、あるいは再溶解を促進させることができる。

【0015】以上述べたように、本発明では、トップシリコン層用ウエハとベースシリコン層用ウエハを個別にアニール処理するので、上記した夫々の特性向上を図ることができるという効果も奏する。

【0016】

【発明の実施の形態】以下に、本発明の貼り合わせSOIシリコンウエハの製造方法について、具体的に説明する。本発明は、貼り合わせるべきトップシリコン層用ウ

エハとベースシリコン層用ウエハの夫々について、予め水素アニーリング処理し、しかる後、トップシリコン層用ウエハは加熱酸化し、ベースシリコン層用ウエハはそのまま貼り付け処理工程に付するものである。

【0017】本発明の方法において、貼り合わせに用いるベースシリコン層用ウエハとトップシリコン層用ウエハは、夫々従来法で用いられるウエハを用いて良く、特に限定されるものではない。例えば、CZ法（チョクラスキー法）やFZ法（フローティング・ゾーン法）で得られたインゴットをスライス、研磨して製造されたブライム・ウエハ等を用いることができる。

【0018】ベースシリコン層用ウエハとトップシリコン層用ウエハは、同種のものを用いても良く、また、例えば、トップシリコン層用ウエハにFZ法ウエハ、ベースシリコン層用ウエハにCZウエハを用いる等夫々異なる種類のウエハを用いても良い。これら貼り合わせ用の両ウエハのアニーリング処理において雰囲気ガスとして用いられる水素ガスとしては、実質的に水素のみよりなる高純度水素ガスや該高純度水素ガスに不活性ガスを混合した不活性ガス混合水素ガスを用いる。不活性ガスとしては、He、Ne、Ar、Kr、Xe等を用いることができるが、半導体工業においてこの種の用途に常用されているArの使用が好ましい。混合比は、通常、水素：不活性ガス＝90％：10％～0％：100％程度の範囲で用いられる。

【0019】上記両ウエハの水素アニーリング処理に用いる処理装置も特に限定されるものではなく、本発明の温度条件、昇温条件等の制御が可能で、水素ガス雰囲気下に処理が可能な限り、シリコンウエハ等の水素アニーリング処理に用いられる従来の熱処理炉、例えば、縦型、横型拡散炉等を用いて差し支えない。

【0020】本発明の方法においては、水素アニーリング処理における昇温速度、温度条件は、トップシリコン層用ウエハとベースシリコン層用ウエハの特性が向上する条件とされる。即ち、トップシリコン層用ウエハの水素アニーリング処理では、処理温度は、1050～1200℃で実施され、処理時間は、処理温度が1050℃～1100℃では30分～4時間、処理温度が1100℃～1200℃では1分～4時間で実施される。また、上記温度に昇温する昇温速度も、900℃～1100℃の温度領域においては、15℃/分より大きく、好ましくは20℃/分より大きく設定される。

【0021】これに対し、ベースシリコン層用ウエハの水素アニーリング処理では、処理温度は、1050～1200℃で実施され、処理時間は30分～4時間であるが、上記温度に昇温する昇温速度は、900℃～1100℃の温度領域においては、30℃/分より小さく、好ましくは20℃/分より小さく設定される。

【0022】上記トップシリコン層用ウエハとベースシリコン層用ウエハの水素アニーリング処理における処理

温度（1050～1200℃）と処理時間は、通常、処理温度が高いほど処理時間は短く、処理温度が低いほど処理時間は長く設定される。本発明の方法において上記水素アニーリング処理は、

- 1) 処理されるウエハ表面に存在する極薄い自然酸化膜層を水素還元により除去する、
- 2) 該表面に付着している有機汚染物やパーティクルを除去する、
- 3) 表面層のBMDやCOP等の微少欠陥を再融解等により縮小消滅させ、かつ、マイクロラフネスを向上させる、等の作用効果を奏する。また、表層面のシリコン（Si）が、 $-Si-H_x$ 化されることにより、該被処理ウエハの表面をテラス・ステップモデル微傾斜面構造に表面再構成する。従って、これらにより、上記両ウエハを接着した際の接着精度が向上する。

【0023】また、上記効果以外に、ベースシリコン層用ウエハの場合には、前記900℃～1100℃の温度領域における昇温速度を30℃/分より遅く、ゆっくりと昇温させるためBMDの析出量をコントロールすることができ、結果としてゲッターリング能力を向上させることができる。更に、トップシリコン層用ウエハの場合には、前記900℃～1100℃の温度領域における昇温速度を15℃/分より速く昇温させることにより、BMDやCOP等の縮小消滅、格子間酸素[O_i]の外方拡散による表面層微少欠陥の消滅または再融解がほぼ完全に達成される。

【0024】既に述べたように、本発明では上記水素アニーリング処理における処理温度（1050～1200℃）と処理時間の関係は、温度が高いほど時間は短く、温度が低いほど時間は長く設定される、これは、ウエハ表面が水素雰囲気下で再構成されるのに要する温度×時間、即ち、エネルギー量に関連がある。下記に示す実施例、比較例を参照することにより容易に理解できるように、1050℃では、30分かかってはじめてウエハ全面で再構成が起きるが、1100℃では僅か5分で全面の再構成が完了する。これは、ウエハ表面の自然酸化膜が直ちに還元により除去されず、一方、より高温の1100℃では5分で除去されることによるものと考えられる。なお、本発明の方法においては、両ウエハの水素アニーリング処理は、その全表面が、丁度再構成された時点で終了させるのが処理効率の上からも、また加熱による表面状態の損傷を回避する上からも最も好ましい。

【0025】

【実施例】まず、接着精度が向上する、即ちウエハが水素雰囲気下で再構成されるアニール条件（処理時間と処理温度の関係）を検討した。

「実施例1」6インチ径のライトドープCZ-シリコンウエハ（面方位（100））を用意し、このウエハを縦型拡散炉中で高純度水素により下記条件下に水素アニーリング処理した。水素アニーリング条件は、処理温度：

1100℃、処理時間：5分、昇温速度：900～1100℃での昇温速度30℃/分、降温速度：5℃/分、ウエハの炉出入温度：700℃である。そして、上記水素アニーリング処理後のウエハの表面状態（テラス・ステップ構造の有無）をAFM（atomic force microscope）により観測した。その結果を表1に示した。

【0026】「実施例2」実施例1において、処理温度を1050℃、処理時間を30分とした以外は実施例1と同様に処理し、処理後のウエハの表面状態を同様に観測した。結果を表1に示した。

【0027】「実施例3」実施例1において、処理温度を1200℃、処理時間を1分とした以外は実施例1と*

*同様に処理し、処理後のウエハの表面状態を同様に観測した。結果を表1に示した。

【0028】「比較例1」実施例1において、処理温度を1000℃、処理時間を30分とした以外は実施例1と同様に処理し、処理後のウエハの表面状態を同様に観測した。結果を表1に示した。

【0029】「比較例2」実施例1において処理温度を1050℃、処理時間を15分とした以外は実施例1と同様に処理し、処理後のウエハの表面状態を同様に観測した。結果を表1に示した。

【0030】

【表1】

	H ₂ アニール条件	テラス・ステップ観測の有無
実施例1	1100℃、5分、30℃/分	○
実施例2	1050℃、30分、30℃/分	○
実施例3	1200℃、1分、30℃/分	○
比較例1	1000℃、30分、30℃/分	×
比較例2	1050℃、15分、30℃/分	△

【0031】上記表1中の×は、テラス・ステップ構造観測されないことを、△はウエハの一部にテラス・ステップ構造が観測されたことを、○；ウエハの全面にテラス・ステップ構造が観測されたことを意味する。

【0032】上記実施例1～3、比較例1、2から1050℃～1200℃の範囲において、30分以上アニーリングすることにより、再構成がなされることが判明した。したがって、1050℃～1200℃の範囲において、30分以上アニーリングすることにより、接着精度は向上する。

【0033】次に、SOIシリコンウエハを実際に作製し、厚さムラ精度を測定した。

「実施例5」実施例1の水素アニーリング処理ウエハの表面を拡散炉中で加熱酸化処理して該表面に酸化膜層を形成させ、これをトップシリコン層用ウエハとした。次いで、処理温度：1200℃、処理時間：30分、昇温速度：900～1200℃での昇温速度20℃/分、降温速度：5℃/分、ウエハの炉出入温度：700℃として、水素アニーリング処理して、ベースシリコン層用ウエハとした。前記トップシリコン層用ウエハに接着し、接着された前記トップシリコン層用ウエハの非接着表面

側を研削、鏡面研磨加工して薄膜化（厚さ0.1μm）し、本発明の貼り合わせSOIシリコンウエハを作製した。この貼り合わせSOIシリコンウエハは、該研磨シリコン層厚さ0.1μmに対し±0.01μmの厚さムラ精度を有し、トップ表層には殆ど欠陥がなかった。

【0034】

【発明の効果】本発明の製造法によれば、貼り合わせSOIシリコンウエハの接着精度が、従来法による貼り合わせウエハに比べてに向上させることができる。また、下層のベースシリコン層用ウエハのIG（イントリンシック・ゲッター）能力の向上、トップシリコン層の表面、表層欠陥が低減を図ることができる。特に、本発明の方法では、ベースシリコン層用ウエハとトップシリコン層用ウエハとを個別条件で独立に水素アニーリングすることができるため、従来困難とされていた、トップシリコン層の表面・表層欠陥の低減化とベースシリコン層用ウエハのIG能力の増強を同時に達成することができる。

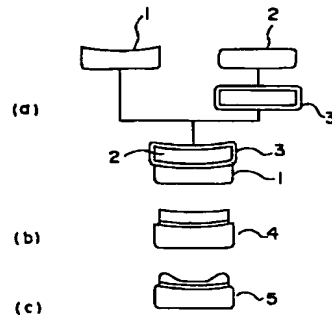
【図面の簡単な説明】

【図1】図1は、従来の貼り合わせSOIシリコンウエハの製造工程を示す説明図である。

【符号の説明】

- 1 ベースシリコン層用ウエハ
- 2 トップシリコン層用ウエハ
- 3 酸化膜層
- 4 貼り合わせSOIシリコンウエハ（理想形状）
- 5 貼り合わせSOIシリコンウエハ（実際の形状）

【図1】



フロントページの続き

(72)発明者 斎藤 雅美

神奈川県秦野市曾屋30番地 東芝セラミッ
クス株式会社開発研究所内

Fターム(参考) 5F052 KB01 KB05



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002176155 A**(43) Date of publication of application: **21.06.02**

(51) Int. Cl. **H01L 27/12**
H01L 21/02
H01L 21/20
H01L 21/322

(21) Application number: **2000373792**(22) Date of filing: **08.12.00**(71) Applicant: **TOSHIBA CERAMICS CO LTD**

(72) Inventor: **SHIRAI HIROSHI**
SUZUKI NARIKAZU
SAITO MASAMI

(54) METHOD FOR MANUFACTURING LAMINATED SOI WAFER**(57) Abstract:**

PROBLEM TO BE SOLVED: To provide a laminated SOI wafer substrate wherein sticking precision between a wafer for forming a top silicon layer and a wafer for a base silicon layer is high, and the top silicon layer after mirror polishing is thin which is almost 0.1-0.2 μm , and provide a laminated SOI wafer substrate wherein strong getter ability is imparted to a wafer for a base silicon, and a top silicon layer (SOI layer) has no defect.

SOLUTION: In a method for manufacturing a laminated

SOI wafer, a wafer for a top silicon layer is heated and oxidized, an oxide film layer is formed on a surface, a wafer for a base silicon layer is stuck via the oxide film layer, and the stuck SOI wafer is manufactured. In the method, the wafer for a top silicon layer and the wafer for a base silicon layer are treated by annealing, previously and respectively in a hydrogen gas atmosphere or an inert gas mixed hydrogen gas atmosphere. After the annealing treatment, the wafer for a top silicon layer wherein the oxide film layer is formed on the surface is stuck on the wafer for a base silicon layer which is subjected to the annealing treatment.

COPYRIGHT: (C)2002,JPO



This Page Blank (uspto)